

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-324574

(43)Date of publication of application : 07.12.1993

(51)Int.Cl.

G06F 15/16
G06F 13/00

BEST AVAILABLE COPY

(21)Application number : 03-273776

(71)Applicant : FUJITSU LTD
FUJITSU HOKKAIDO TSUSHIN
SYST KK

(22)Date of filing : 22.10.1991

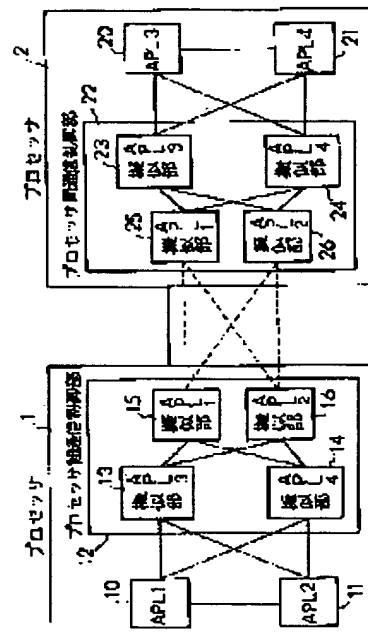
(72)Inventor : SASAGAWA YASUSHI
YAHAGI FUMITAKA

(54) INTER-PROCESSOR COMMUNICATION SYSTEM

(57)Abstract:

PURPOSE: To make a communication between APLs constant without changing an interface in accordance with whether it is a communication to the APL on the same processor or a communication to the APL on a different processor.

CONSTITUTION: An application program(APL) containing an extended OS (operating system) in each processor executes a communication between the APL in the own processor and the APL of the other processor by an interface between the APLs on the own processor, and inter-processor communication control parts 12, 22 in processors 1, 2 receive a communication to the APL of the other processor by pseudo parts (13-16 or 23-26) of the APL by an interface between the APLs on the own processor. This communication is constituted so that it is executed to an inter-processor communication control part of the other processor from the pseudo part of the APL of a transmitting origin with respect to the other processor.



LEGAL STATUS

[Date of request for examination] 07.04.1998

[Date of sending the examiner's decision of rejection] 26.12.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-324574

(43)公開日 平成5年(1993)12月7日

(51)Int.Cl.⁵G 0 6 F 15/16
13/00

識別記号

3 2 0 Z
3 5 5

庁内整理番号

8840-5L
7368-5B

F I

技術表示箇所

審査請求 未請求 請求項の数3(全11頁)

(21)出願番号

特願平3-273776

(22)出願日

平成3年(1991)10月22日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(71)出願人 391011009

富士通北海道通信システム株式会社

北海道札幌市厚別区下野幌テクノパーク1

丁目1番5号

(72)発明者 笹川 靖

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 矢作 文敬

北海道札幌市厚別区厚別町下野幌31番27

富士通北海道通信システム株式会社内

(74)代理人 弁理士 穂坂 和雄 (外2名)

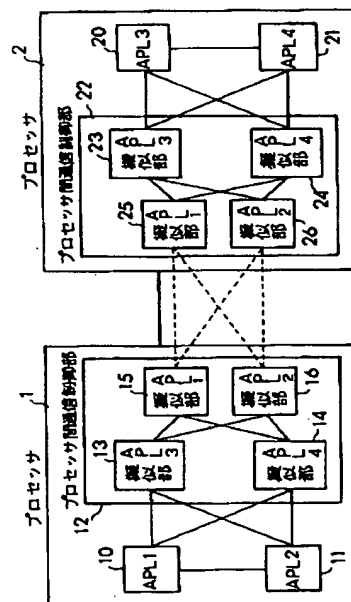
(54)【発明の名称】 プロセッサ間通信方式

(57)【要約】

【目的】本発明は各プロセッサがシングルプロセッサシステムのオペレーティングシステム(OS)を搭載したマルチプロセッサシステムにおけるプロセッサ間通信方式に関し、APL間の通信が同一プロセッサ上のAPLとの通信か異なるプロセッサ上のAPLとの通信かによってインタフェースを変更することなく一定にすることを目的とする。

【構成】各プロセッサ内の拡張OSを含むアプリケーションプログラム(APL)は、自プロセッサ内のAPLと他プロセッサのAPLとの通信を自プロセッサ上のAPL間のインタフェースにより通信を行い、プロセッサ内のプロセッサ間通信制御部は、自プロセッサ上のAPL間のインタフェースにより他プロセッサのAPLへの通信を自プロセッサ内のAPLの擬似部で受け取る。この通信は他プロセッサに対し発信元のAPLの擬似部から他プロセッサのプロセッサ間通信制御部へ通信するよう構成される。

本発明の原理構成図



【特許請求の範囲】

【請求項1】 各プロセッサがシングルプロセッサシステムのオペレーティングシステム（OS）を搭載したマルチプロセッサシステムにおけるプロセッサ間通信方式において、

各プロセッサ内の拡張OSを含むアプリケーションプログラム（APL）は、自プロセッサ内のAPLと他プロセッサのAPLとの通信を自プロセッサ上のAPL間のインタフェースにより通信を行い、

各プロセッサのプロセッサ間通信制御部は、自プロセッサ上のAPL間のインタフェースにより他プロセッサのAPLへの通信を受け取る自プロセッサ内のAPLの擬似部と、該通信内容を他プロセッサのプロセッサ間通信制御部へプロセッサ間インタフェースを介して送信する発信元のAPLの擬似部と、

他プロセッサからのAPL間インタフェースによる通信を宛先のAPLの擬似部を介して受けとると、該発信元のAPLに擬似して自プロセッサ上のAPL間のインタフェースにより宛先のAPLに通信する擬似部を備え、前記各擬似部を介する通信路により送信した要求に対して、結果情報を宛先のAPLから前記通信路を逆方向に通信することを特徴とするプロセッサ間通信方式。

【請求項2】 請求項1において、

前記プロセッサ間通信制御部は、APLから拡張OS間のインタフェースであるシステムコールにより相手先を他プロセッサのAPLとするシステムコールを受け取るとシステムコールの発信元・宛先の識別情報を登録して、自プロセッサ内のAPLを擬似し、他プロセッサのプロセッサ間通信制御部に対して該システムコールの情報を転送して、

他プロセッサのプロセッサ間通信制御部は、前記転送情報内の識別情報を登録すると、自プロセッサ内の宛先APLに対してシステムコールを送信し、該APLは結果データを前記プロセッサ間通信制御部に送信することを特徴とするプロセッサ間通信方式。

【請求項3】 請求項1において、

一方のプロセッサ間通信制御部は、自プロセッサ内のAPLとの間の送受信用のメッセージ格納領域を確保してAPLとメッセージ格納領域の対応関係情報を登録すると共に、他のプロセッサのプロセッサ間通信制御部に対して該対応関係情報を通知し、

他のプロセッサのプロセッサ間通信制御部は、自プロセッサ内のAPLとの間の送受信用のメッセージ格納領域を確保すると共に、前記送信されてきた対応関係情報を登録し、

前記2つのプロセッサ間通信制御部の間は前記登録された対応関係情報に従ってメッセージ格納領域情報を付加したメッセージの転送を行うことを特徴とするプロセッサ間通信方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は各プロセッサがマルチプロセッサを考慮しないシングルプロセッサシステムのオペレーティングシステム（OS）を搭載したマルチプロセッサシステムにおけるプロセッサ間通信方式に関する。

【0002】 シングルプロセッサ用のOSを搭載したプロセッサを複数個接続したマルチプロセッサシステムでは、同一プロセッサ上のアプリケーションプログラム間でのインタフェースと別のプロセッサ上のアプリケーションプログラムとのインタフェースが異なる内容となる。そのため、ハードウェアや機能分担の変更に伴うソフトウェアの変更にAPL間のインタフェースを変更する必要があった。

【0003】

【従来の技術】 図6は従来例の説明図である。図6のA. はシングルのプロセッサの構成を示す。このプロセッサ1には、シングルプロセッサ用のオペレーティングシステム（OS）が搭載されており、この場合4つのアプリケーションプログラム（以下、APLで表示）APL1～APL4が動作している。これらのAPL1～APL4には、拡張OSが含まれている。拡張OSはOSを用いてハードウェア制御や、その他の自由な制御を可能にするアプリケーションプログラムである。

【0004】 この拡張OSにはOSの制御を受けて、同一プロセッサ上のアプリケーションプログラム間の通信を行うためのインタフェースを備えており、A. に示す各APL1～APL4の相互の通信は実線で示すように、シングルプロセッサ用のOSの制御により各APLの拡張OSがもつインタフェースを介することにより実現されている。

【0005】 このようなシングルプロセッサのOSを備える複数のプロセッサにより機能を分担してマルチプロセッサシステムを構成した例を図6のB. に示す。B. のシステムでは、2つのプロセッサ60、62を設けた例である。このシステムではプロセッサ60内ではそのOSにより拡張OSを含むAPL1、APL2は実線で示すインタフェースを介して相互の通信を行い、プロセッサ62内ではプロセッサ62のOSにより拡張OSを含むAPL3、APL4（このAPL3、APL4は上記A. と異なる）は実線で示すインタフェースを介して相互の通信を行っている。

【0006】 一方、プロセッサ60とプロセッサ62にまたがるアプリケーションプログラム間の通信は、プロセッサが異なるためインタフェースも異なったものを作る必要がある。具体的には、B. においてプロセッサ60のAPL1からプロセッサ62のAPL3やAPL4と通信（例えば、APL3に対してデータを要求して、対応するデータを受け取る通信等）を行う場合には、自プロセッサに設けたプロセッサ間通信制御部61、他プロセッサに設けたプロセッサ間通信制御部62、

ロセッサのプロセッサ間通信制御部63を介して相手APL3またはAPL4と通信を行う必要がある。

【0007】このような別プロセッサ上のAPL間インタフェースによるプロセッサ間の通信の経路はB.内の点線で示す接続路により示されている。従って、同一プロセッサ内のAPL1とAPL2の間の通信を行う場合と、異なるプロセッサのAPL3またはAPL4と通信を行う場合とでは、拡張OSを含む各APLのインタフェースがそれぞれに対応した内容を備える必要がある。

【0008】なお、B.に示すようなマルチプロセッサの構成をとる場合、最初からマルチプロセッサ用のOSを設ければ、プロセッサ間通信機能をそのOSで吸収してAPLでプロセッサ間通信を意識しないで実行する方式もあるが、マルチプロセッサ用のOSを開発するのに多大な時間と複雑な作業を必要とするため、シングルプロセッサのOSが利用されることが多い。

【0009】この図6のB.に示すようなマルチプロセッサシステムの構成をその後、ハードウェアの変更及びソフトウェア機能分担の変更等によりAPL(拡張OSを含む)の搭載プロセッサが変更になった場合の構成を

図7に示す。
【0010】この例は、図6のB.においてプロセッサ62に備えられたAPL4が図7のようにプロセッサ60に移されている。この変更により、APL1、APL2間の通信は以前と同じであるが、APL1(またはAPL2)とAPL4間の通信は同一プロセッサ上のAPL間インタフェース(拡張OSを含むアプリケーションプログラム内に設ける)を備えるよう変更する必要がある。APL4とAPL3間には別プロセッサ上のAPL間インタフェースを設ける必要がある。

【0011】

【発明が解決しようとする課題】上記したように従来のシングルプロセッサのOSを搭載したマルチプロセッサシステムでは、ハードウェアの変更や機能分担の変更によりAPLを搭載するプロセッサが変更になると通信相手が同一プロセッサ上にあるか、別プロセッサ上にあるかを識別して同一プロセッサ上にある場合と別プロセッサ上にある場合とで異なったインタフェースを備えるようAPL間のインタフェース(拡張OSを含む)を変更しなければならないという問題があった。

【0012】本発明はAPL間の通信が同一プロセッサ上のAPLとの通信か異なるプロセッサ上のAPLとの通信かによってインタフェースを変更することなく一定にできるプロセッサ間通信方式を提供することを目的とする。

【0013】

【課題を解決するための手段】図1は本発明の原理構成図である。図1において、1、2はプロセッサである。プロセッサ1において、10は拡張OSを含む(他のAPL2~APL4も同様)アプリケーションプログラム

(APLで表示)1、11はAPL2、12はプロセッサ間通信制御部、13はAPL3疑似部、14はAPL4疑似部、15はAPL1疑似部、16はAPL2疑似部である。プロセッサ2において、20はAPL3、21はAPL4、22はプロセッサ間通信制御部、23はAPL3疑似部、24はAPL4疑似部、25はAPL1疑似部、26はAPL2疑似部である。

【0014】本発明はプロセッサ間通信制御装置に自プロセッサ上のAPLに対するのと同様にアクセスできる他プロセッサ上のAPL疑似機能を与え、他プロセッサ上のAPLに対して自プロセッサ上のAPL疑似機能を与え、各プロセッサのAPL疑似機能間の通信機能を実現するものである。

【0015】

【作用】プロセッサ1が他プロセッサ上のAPL3を宛先とする通信を行う場合、自プロセッサ上のAPLに対するのと同様のAPL間インタフェースでプロセッサ間通信制御部12に通信を行う。プロセッサ間通信制御部12では、宛先に対応するAPL3疑似部13でこれを受け取る。次にこの通信の発信元(APL1)を識別して、その発信元に対応するAPL1疑似部15を内部インタフェースで起動し、通信を開始させる。APL1疑似部15は、プロセッサ2に対して別プロセッサ上のAPL間インタフェースによりAPL3に対する通信を行う。

【0016】プロセッサ2のプロセッサ間通信制御部22ではAPL3疑似部23でこれを受け取ると、内部インタフェースで発信元のAPLに対応するAPL1疑似部25を起動して、宛先であるAPL3に対する通信を同一プロセッサ上のAPL間インタフェースにより実行する。

【0017】APL3における実行結果(データ等)

は、同一プロセッサ上のAPL間インタフェースを介してプロセッサ間通信制御部22のAPL1疑似部25で受け取られる。このAPL1疑似部25は内部インタフェースでAPL3疑似部23に実行結果を送り、APL3疑似部23は、別プロセッサ上のAPL間インタフェースによりプロセッサ1のプロセッサ間通信制御部12のAPL1疑似部15へ実行結果を通信し、APL1疑似部15から内部インタフェースでAPL3疑似部13へ通信され、ここから発信元であるAPL1(10)へ同一プロセッサ上のAPL間インタフェースにより要求された結果が送られる。

【0018】

【実施例】図2は実施例1の構成と動作説明図、図3は実施例2の一方のプロセッサの構成図、図4は実施例2の他方のプロセッサの構成図、図5は実施例2の動作シーケンスである。

【0019】図2の構成は、1、2はプロセッサであり、30~32はプロセッサ1に設けられ、30は拡張

10

20

30

40

50

OSを備えるAPL1、31はプロセッサ間の通信確立機能を備えるプロセッサ間通信制御部、32は制御情報格納部、33~35はプロセッサ2に設けられ、33はプロセッサ間通信制御部、34は制御情報格納部、35は拡張OSを含むAPL3である。

【0020】この実施例1は、シングルプロセッサのOSが備えるアプリケーションと拡張OS間の通信を行う時に用いる「システムコール」（サブルーチンコールや関数コール等と同様）を使用する例であり、以下に①~⑥の順に各動作を説明する。

【0021】①プロセッサ1のAPL1(30)がプロセッサ2のAPL3(35)に対するシステムコールを発生する。このシステムコールには、入力パラメータ（発信元、相手先、要求するデータアドレス等）と共にシステムコール番号（#n）が付加される。

【0022】②このシステムコール（#n）は拡張OSを擬似するプロセッサ間通信制御部31で受け付けられる。プロセッサ間通信制御部31は、該システムコールの番号（#n）に対して識別番号（ID）を付与して、他プロセッサに対してシステムコール番号n、入力パラメータ（発信元（APL1）情報、宛先のAPL情報、要求するデータアドレス、データファイルの情報等）、前記IDを転送する。この時、プロセッサ間通信制御部31内の制御情報格納部32に該システムコール番号n、ID、発信元と宛先の各APL情報等を格納する。

【0023】③相手プロセッサ2のプロセッサ間通信制御部33は、システムコール番号n、ID、入力パラメータを受信するとシステムコール番号nから、システムコール発信先、及びシステムコール名を判別し、システムコールを組み立てて、拡張OSを含むAPL3(35)に対しシステムコール#nを発行する。また、制御情報格納部34にシステムコールのID等の情報を格納する。

【0024】④APL3においてAPL1からの通信により要求された処理を行いその結果データが、APL3の拡張OSから出力パラメータとして、IDと共に返送される。

【0025】⑤プロセッサ2のプロセッサ間通信制御部33はこの出力パラメータを受け取る。この時受け取った出力パラメータ（結果データと発信元、宛先等のデータを含む）により制御情報格納部34を参照することにより、どのシステムコールに対応する応答情報かを識別し、システムコールのシステムコール番号、ID等の情報を識別する。識別したシステムコール番号、IDを出力パラメータに付加してプロセッサ1へ返送する。

【0026】⑥プロセッサ1のプロセッサ間通信制御部31は、システムコール番号n、出力パラメータ、IDを受け取ると、システムコール番号n、出力パラメータからシステムコール名を特定して出力パラメータを組み立て、IDにより上記①で格納した制御情報格納部32

を参照して戻り先（APL1）を特定して、APL1に返送する。

【0027】このように、同一プロセッサ内の拡張OSを含むAPL間の通信だけでなく、他のプロセッサ内の拡張OSを含むAPLに対する通信をプロセッサ内のAPL間インタフェースにより実現できる。

【0028】次に図3乃至図5に示す実施例2の説明を行う。この実施例2は同一プロセッサ内のAPL間の通信に使用するメッセージ通信を用いてプロセッサ間の通信を行う例であり、メッセージボックス（MBX）と称される領域に或るアプリケーションから通信メッセージが書き込まれると、送信先のアプリケーションがMBXを一定周期で見に来て、自分宛のメッセージがあるとそれを受け取る処理が行われる。

【0029】図3に示すプロセッサ1と図4に示すプロセッサ2は同様の構成を備えており、図3に示すプロセッサ1において、40はアプリケーションプログラム1（APL1）、41はプロセッサ1がメッセージ通信のための環境（メッセージ送・受信用のメッセージボックスの確保等）を設定する機能を備える環境設定機構、42はプロセッサ間の通信確立を行う機能を備えるプロセッサ間通信制御部である。

【0030】43~45はプロセッサ間通信制御部42を構成する各部を表し、43は他プロセッサAPL擬似機能部、44は自プロセッサAPL擬似機能部、45は通信機能部、46は各APLに対応して設定したメッセージボックス（MBXで表示）を表示するAPL-MBX対応表である。また、図4に示すプロセッサ2において、50はAPL4であり、51~56の各部は、それぞれ上記図3の41~46と同様の機能及び名称を備える。

【0031】図5に示す動作シーケンスを用いて図3、図4の動作順に従って以下に説明する。なお、図5の中に示す(1)~(11)の各記号に対応する制御動作、制御信号の通信、メッセージの通信は、図3及び図4において同じ記号により示されている。

【0032】(1)最初にプロセッサ1及びプロセッサ2の環境設定機構41、51は、それぞれのオペレーティングシステム（OS）に対して自受信要求メッセージボックス（MBX）を要求し、環境設定機構41はOSから受け取った識別番号「A」のMBXを指定してプロセッサ間通信制御部42を起動し、環境設定機構51は識別番号「a」のMBXを指定してプロセッサ間通信制御部52を起動する。これにより、プロセッサ間通信制御部42、52は通信確立を行う。これによりプロセッサ2の環境設定機構51は自受信要求MBX aでメッセージ受信を待つ。

【0033】(2)更に、プロセッサ1の環境設定機構41はAPL1からプロセッサ2のAPL4への通信用のMBXとして識別番号「B」、APL4からAPL1へ

の通信用のMBXとして識別番号「C」をプロセッサ間通信制御部42に登録する。

【0034】この時、図3のプロセッサ間通信制御部42のAPL-MBX対応表46にAPL1からAPL4への送信、APL4からAPL1への送信（APL1の受信）のそれぞれに対応するMBX識別番号「B」、「C」を環境設定機構41に登録する。

【0035】(3) プロセッサ1のプロセッサ間通信制御部42は、プロセッサ2のプロセッサ間通信制御部52に対してAPL1からAPL4への通信用のMBXとして識別番号「B」、APL4からAPL1への通信用のMBXとして識別番号「C」を通知する。これらのプロセッサ1で登録した送信用MBX（APL1からAPL4への送信）及び受信用MBX（APL4からAPL1への送信）の識別番号「B」、「C」はプロセッサ2に送られる。プロセッサ2のプロセッサ間通信制御部52の通信機能部55は、これを受け取るとAPL-MBX対応表56にその対応関係を登録する。

【0036】(4) プロセッサ2のプロセッサ間通信制御部52は、MBXB、MBXCに対応してそれぞれMBXB、MBXCを生成し、APL1からAPL4へ通信用にMBXB、APL4からAPL1への通信用にMBXCをプロセッサ2の環境設定機構51に通知する。

【0037】この時、環境設定機構51は、通知されたAPL1からAPL4への送信、APL4からAPL1への送信に対応するMBXの識別番号「b」、「c」をAPL-MBX対応表56に登録する。

【0038】(5) プロセッサ1、プロセッサ2の環境設定機構41、51は、それぞれMBXB、C及びMBXB、cをパラメータとして図3のAPL1、図4のAPL4のタスクを起動する。

【0039】(6) APL1はAPL4（MBXB）に対して同一プロセッサ内のアプリケーション間の通信と同様に通常のメッセージ送信を行う。

(7) プロセッサ1のプロセッサ間通信制御部42の他プロセッサAPL擬似機能部43は、MBXBから自分当分のメッセージを受信すると、APL-MBX対応表46によりその識別番号「B」から、APL1からAPL4へ送信するメッセージであることが識別され、自プロセッサAPL擬似機能部44から、「B」を識別番号とする受信メッセージをAPL4を宛先として通信機能部45を通してプロセッサ2のプロセッサ間通信制御部52に転送する。

【0040】(8) プロセッサ2のプロセッサ間通信制御部52は、上記(7)から送信されたメッセージを通信機能部55を介して自プロセッサAPL擬似機能部54で受け取り、APL-MBX対応表56でその識別番号「B」から、APL1からAPL4への通信用であることを検出する。他プロセッサAPL擬似機能部53は、APL4への送信メッセージのMBXBをAPL-MB

X対応表56から検出して、MBXB（APL4）へメッセージ送信する。

【0041】(9) APL4はMBXBによりAPL1からのメッセージを受信し、メッセージ対応の処理（このAPL4が持つデータの取り出し等のプログラム処理）を実行し、処理結果をAPL4（MBXC）に対して通常のメッセージ送信を行う。

【0042】(10) プロセッサ2のプロセッサ間通信制御部52は、他プロセッサAPL擬似機能部53でMBXCからメッセージを受信し、識別番号「c」を用いてAPL-MBX対応表56を参照して、APL4からAPL1への通信であることを識別する。自プロセッサAPL擬似機能部54は、APL-MBX対応表56を参照してAPL1への送信に対応する識別番号「C」を検出すると、該受信メッセージの識別番号を「C」とし、APL1を宛先とするメッセージをプロセッサ1のプロセッサ間通信制御部42に転送する。

【0043】(11) プロセッサ1のプロセッサ間通信制御部42は、通信機能部45を介して識別番号「C」のメッセージを受け取り、自プロセッサAPL擬似機能部44に供給すると、APL-MBX対応表46を参照して、その受信メッセージの送信先をMBXC（APL1宛）であることを決定する。次に他プロセッサAPL擬似機能部43は、その受信メッセージをMBXC（APL1）へメッセージ送信する。このメッセージはAPL1において受信処理される。

【0044】

【発明の効果】従来は通信相手が同一プロセッサ上にあるか別プロセッサにあるかを識別し、同一プロセッサから別プロセッサかに応じて異なるインタフェースにより通信を行っていたが、本発明によればAPL（拡張OSを含む）間の通信は、相手APLが同一のプロセッサに搭載されているか異なるプロセッサに搭載されているかに関係なく一定となる。従って、ソフトの機能分担、変更（搭載プロセッサの変更を含む）及びマルチプロセッサシステム—シングルプロセッサシステム間のハード変更があっても、APL間インタフェースを変更する必要を無くすることが可能である。

【図面の簡単な説明】

【図1】本発明の原理構成図である。

【図2】実施例1の構成と動作説明図である。

【図3】実施例2の一方のプロセッサの構成図である。

【図4】実施例2の他方のプロセッサの構成図である。

【図5】実施例2の動作シーケンスである。

【図6】従来例の説明図である。

【図7】搭載プロセッサが変更になった場合の構成図である。

【符号の説明】

1、2 プロセッサ

10 拡張OSを含むアプリケーションプログラム

1 (APL 1)
 11 APL 2
 12 プロセッサ間通信制御部
 13 APL 3 擬似部
 14 APL 4 擬似部
 15 APL 1 擬似部
 16 APL 2 擬似部

* 20

21

22

23

24

25

* 26

APL 3

APL 4

プロセッサ間通信制御部

APL 3 擬似部

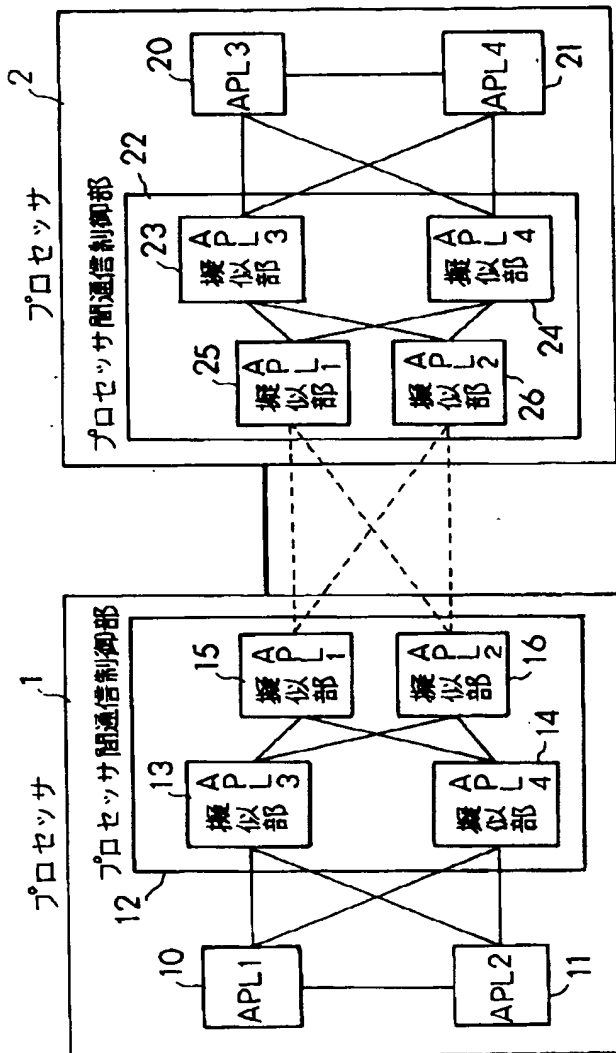
APL 4 擬似部

APL 1 擬似部

APL 2 擬似部

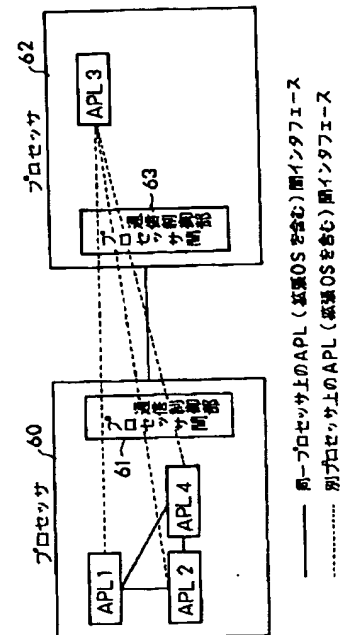
【図1】

本発明の原理構成図



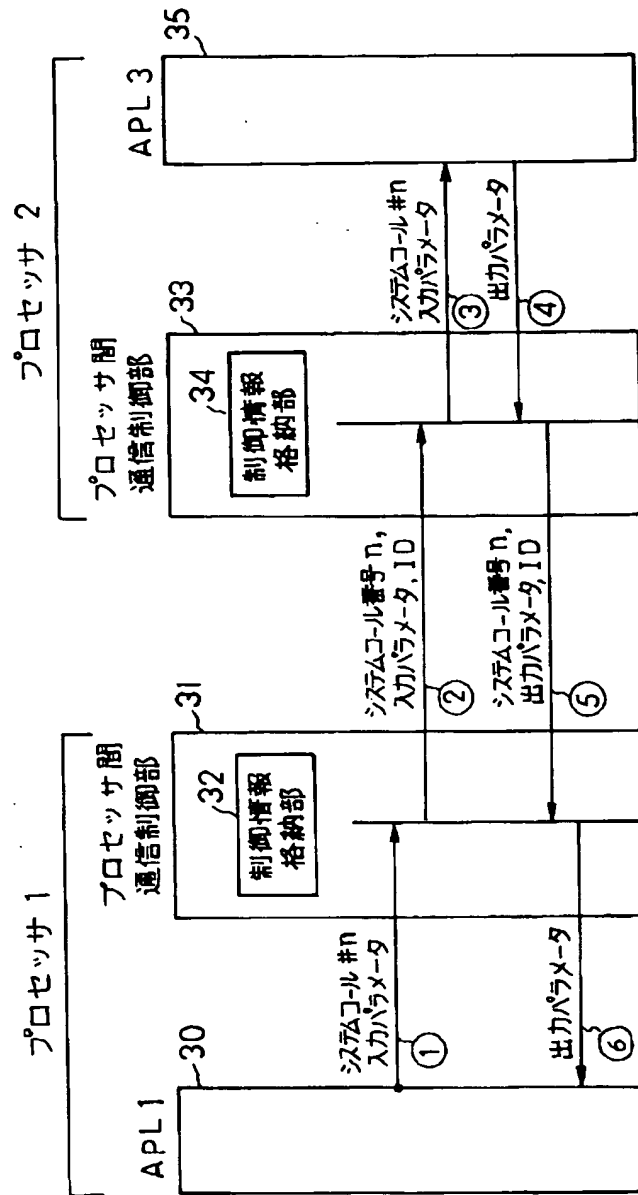
【図7】

搭載プロセッサが変更になった場合の構成図



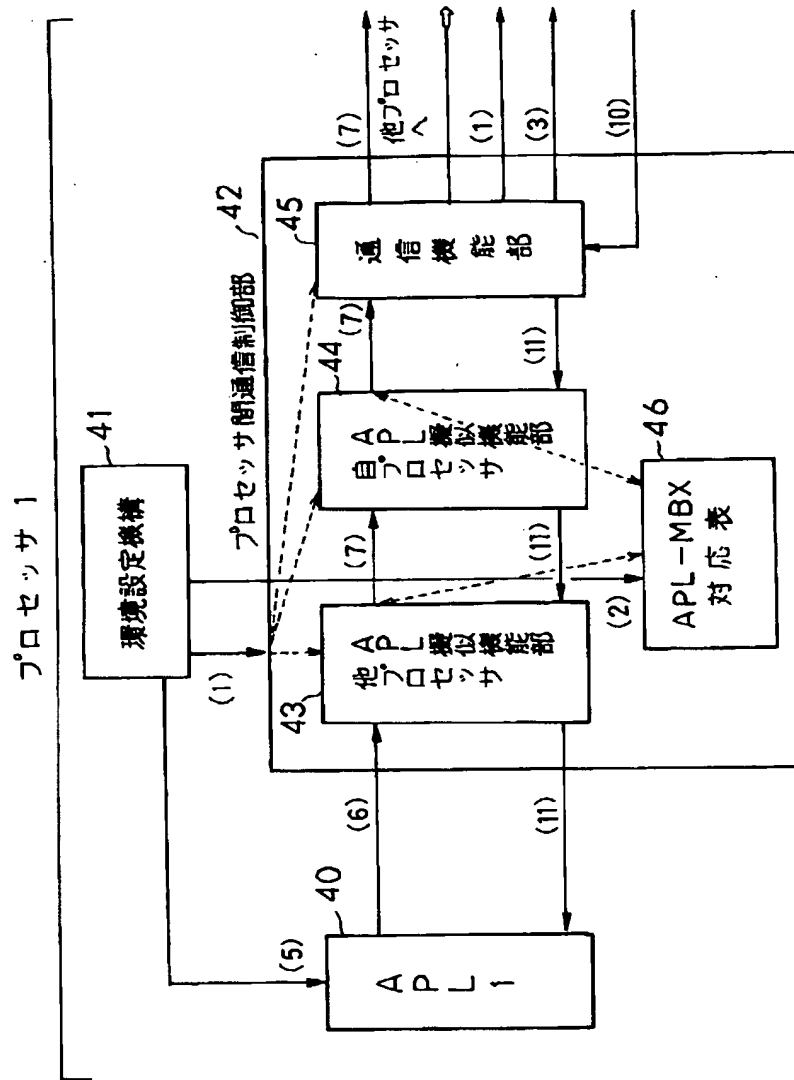
【図2】

実施例1の構成と動作説明図



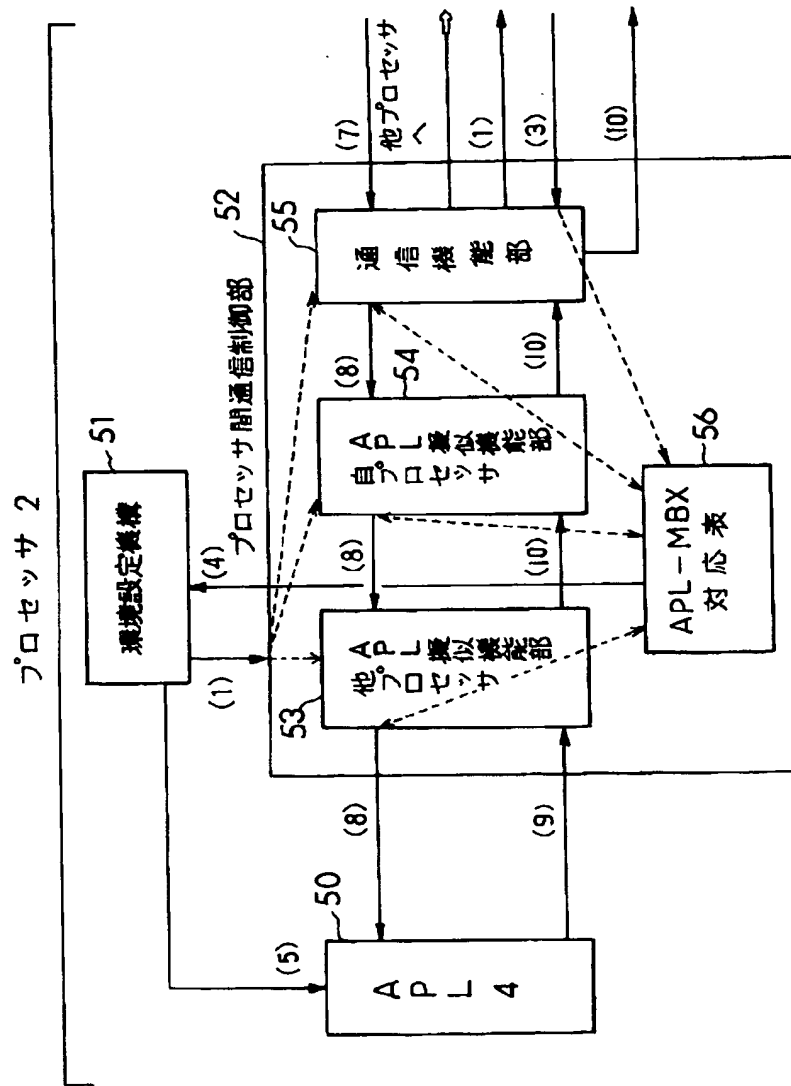
【図3】

実施例2の一方のプロセッサの構成図



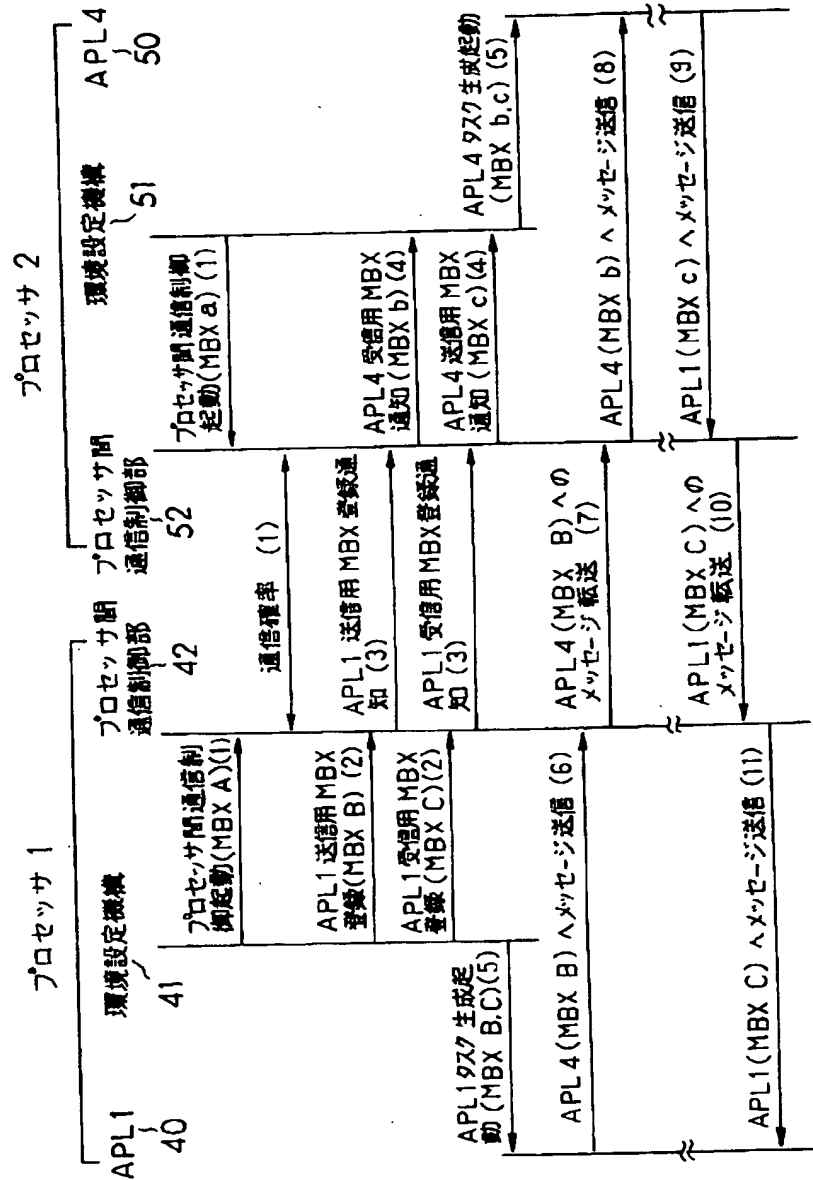
【図4】

実施例2の他方のプロセッサの構成図



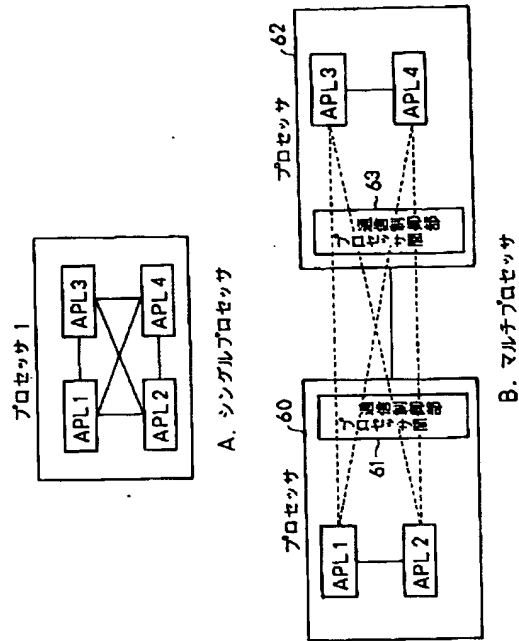
【図5】

実施例2の動作シーケンス



【図6】

従来例の説明図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.